

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

2871

Applicants: Joon-Hoo CHOI et al.

Docket: 8071-12 (OPP 011059 US)

Serial No.: 10/083,261

Filed: February 25, 2002

For: **THIS FILM TRANSISTOR ARRAY SUBSTRATE USING LOW DIELECTRIC INSULATING LAYER AND METHOD OF FABRICATING THE SAME**

Assistant Commissioner for Patents
Washington, D.C. 20231

SUBMISSION OF PRIORITY DOCUMENT


Sir:

Attached herewith are certified copy of Korean Application Nos. 2001-9675 filed 26 February 2001 and 2001-60442 filed 28 September 2001 from which priority is claimed in the above-identified application under 35 U.S.C. §119.

Respectfully submitted,

F. CHAU & ASSOCIATES, LLP

By:


Frank Chau
Reg. No. 34,136
Attorney for Applicant(s)

F. CHAU & ASSOCIATES, LLP
1900 Hempstead Turnpike, Suite 501
East Meadow, NY 11554
Tel.: (516) 357-0091
Fax: (516) 357-0092
FC:mel

CERTIFICATE OF MAILING UNDER 37 C.F.R. §1.8(a)

I hereby certify that this correspondence is being deposited with the United States Postal Service as first class mail, postpaid in an envelope, addressed to the: Assistant Commissioner for Patents, Washington, D.C. 20231 on March 18, 2002.

Dated: 3/18/02


Frank Chau

RECEIVED
APR - 8 2002
10:20:00 AM - 300M



대한민국 특허청
KOREAN INTELLECTUAL
PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 특허출원 2001년 제 9675 호
Application Number PATENT-2001-0009675

출원년월일 : 2001년 02월 26일
Date of Application FEB 26, 2001

출원인 : 삼성전자 주식회사
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.

RECEIVED
APR-8 2002
IC 2000 LIBRARY ROOM

2002 년 01 월 25 일

특허청장
COMMISSIONER

【서지사항】

【서류명】 특허출원서
【권리구분】 특허
【수신처】 특허청장
【참조번호】 0003
【제출일자】 2001.02.26
【발명의 명칭】 액정 표시 장치용 박막 트랜지스터 기판
【발명의 영문명칭】 thin film transistor array panel for liquid crystal display

【출원인】

【명칭】 삼성전자 주식회사
【출원인코드】 1-1998-104271-3

【대리인】

【성명】 김원근
【대리인코드】 9-1998-000127-1
【포괄위임등록번호】 1999-015961-1

【대리인】

【성명】 김원호
【대리인코드】 9-1998-000023-8
【포괄위임등록번호】 1999-015960-3

【발명자】

【성명의 국문표기】 최준후
【성명의 영문표기】 CHOI, JOON HOO
【주민등록번호】 640818-1796612
【우편번호】 120-768
【주소】 서울특별시 서대문구 영천동 삼호아파트 108동 303호
【국적】 KR

【발명자】

【성명의 국문표기】 홍완식
【성명의 영문표기】 HONG, WAN SHICK
【주민등록번호】 651016-1010710
【우편번호】 137-061

【주소】	서울특별시 서초구 방배동 1038 대우효령아파트 104동 402호		
【국적】	KR		
【발명자】			
【성명의 국문표기】	권대진		
【성명의 영문표기】	KWON,DAE JIN		
【주민등록번호】	721115-1320914		
【우편번호】	462-130		
【주소】	경기도 성남시 중원구 성남동 1302-3 현대빌라 나 동 402호		
【국적】	KR		
【발명자】			
【성명의 국문표기】	정관욱		
【성명의 영문표기】	JUNG,KWAN WOOK		
【주민등록번호】	721125-1400519		
【우편번호】	442-470		
【주소】	경기도 수원시 팔달구 영통동 벽적골 주공아파트 911동 1502호		
【국적】	KR		
【취지】	특허법 제42조의 규정에 의하여 위와 같이 출원합 니다. 대리인 김원근 (인) 대리인 김원호 (인)		
【수수료】			
【기본출원료】	20	면	29,000 원
【가산출원료】	4	면	4,000 원
【우선권주장료】	0	건	0 원
【심사청구료】	0	항	0 원
【합계】	33,000 원		
【첨부서류】	1. 요약서·명세서(도면)_1통		

【요약서】**【요약】**

절연 기판 위에 게이트선, 게이트 전극 및 게이트 패드를 포함하는 게이트 배선이 형성되어 있고, 그 위에 게이트 절연막, 반도체층 및 저항성 접촉층이 차례로 형성되어 있다. 그 위에 데이터선, 소스 전극, 드레인 전극 및 데이터 패드를 포함하는 데이터 배선이 형성되어 있다. 그 위에 $\text{SiO}_2\text{:C}$ 박막 또는 $\text{SiO}_2\text{:F}$ 박막과 같이 유전율이 3.5 이하인 무기 절연막으로 이루어진 보호막이 형성되어 있고, 보호막에는 드레인 전극, 게이트 패드 및 데이터 패드를 드러내는 접촉 구멍이 형성되어 있다. 보호막 위에는 화소 전극, 보조 게이트 패드 및 보조 데이터 패드가 형성되어 있다. 이와 같이 보호막을 유전율이 낮은 무기 절연막으로 형성하면 유기 절연막으로 형성하는 경우에 발생하는 문제점을 해결할 수 있으며, 데이터선과 화소 전극을 중첩시켜 형성하여도 기생 용량이 크지 않고 개구율을 향상시킬 수 있다.

【대표도】

도 1

【색인어】

유전율, 무기 절연막, 화학 기상 증착법, 기생 용량, 개구율

【명세서】**【발명의 명칭】**

액정 표시 장치용 박막 트랜지스터 기판{thin film transistor array panel for liquid crystal display}

【도면의 간단한 설명】

도 1은 본 발명의 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판을 도시한 배치도이고,

도 2는 도 1에서 II-II 선에 대한 단면도이고,

도 3a는 본 발명의 실시예에 따라 제조하는 첫 단계에서의 박막 트랜지스터 기판을 도시한 배치도이고,

도 3b는 도 3a에서 IIIb-IIIb 선에 대한 단면도이고,

도 4a는 도 3a 다음 단계에서의 배치도이고,

도 4b는 도 4a에서 IVb-IVb 선에 대한 단면도이고,

도 5a는 도 4a 다음 단계에서의 배치도이고,

도 5b는 도 5a에서 Vb-Vb 선에 대한 단면도이고,

도 6a는 도 5a 다음 단계에서의 배치도이고,

도 6b는 도 6a에서 VIb-VIb 선에 대한 단면도이다.

【발명의 상세한 설명】**【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

- <11> 본 발명은 액정 표시 장치용 박막 트랜지스터 기판에 관한 것으로, 더욱 상세하게는 유전율이 낮은 보호막을 갖는 액정 표시 장치용 박막 트랜지스터 기판에 관한 것이다.
- <12> 액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중의 하나로, 전극이 형성되어 있는 두 장의 유리 기판과 그 사이에 삽입되어 있는 액정층으로 이루어져 있으며, 두 전극에 전압을 인가하여 액정층의 액정 분자들을 재배열시켜 투과되는 빛의 양을 조절하는 표시 장치이다.
- <13> 액정 표시 장치의 한 기판에는 전극에 인가되는 전압을 스위칭하는 박막 트랜지스터가 형성되어 있으며, 이러한 박막 트랜지스터 기판에는 박막 트랜지스터 외에도 박막 트랜지스터와 연결되어 있는 화소 전극, 게이트 신호를 인가받는 게이트선 및 데이터 신호를 인가받는 데이터선이 형성되어 있다.
- <14> 여기서, 데이터선과 화소 전극이 중첩되면 이들이 절연막을 사이에 두고 기생 용량을 이루어 신호의 왜곡 현상이 발생하기 때문에 데이터선과 화소 전극이 중첩되지 않도록 형성한다. 그러나, 이러한 경우에는 화소 전극의 크기가 줄어들기 때문에 개구율이 감소하는 문제점이 있다.
- <15> 이를 방지하기 위해 유전율이 작은 유기 절연막을 데이터선과 화소 전극 사이에 형성하여 기생 용량을 줄이는 방법이 제시되었다.

<16> 그러나, 유기 절연막을 사용하는 경우 다음과 같은 여러 가지 문제점이 발생한다. 먼저, 유기 절연막은 재료가 비싸고 고온에 취약하다. 다음, 유기 절연막은 투명 도전 물질로 이루어진 보조 패드 또는 게이트 절연막과의 접착력이 좋지 않은데, 이로 인해 액정 표시 장치의 패드와 외부 구동 회로 장치의 패드를 열압착하는 OLB(outer lead bonding) 공정에서 다음과 같은 문제가 있다. 즉, 액정 표시 장치의 패드와 외부 구동 회로 장치의 패드를 정렬한 후 이방성 도전막을 사용하여 두 패드를 열압착하여 연결할 때 오정렬과 같은 공정 상의 오류로 인해 두 패드를 분리하는 과정에서 보조 패드와 유기 절연막 사이, 게이트 절연막과 유기 절연막 사이의 부분이 분리되는 문제점이 있다. 다음, 패드를 드러내는 접촉 구멍을 형성할 때 유기 절연막이 접촉 구멍 내에 남아 접촉 저항이 높아지며 이를 제거하기 위한 후처리를 실시할 경우 공정 수가 증가한다. 다음, 박막 트랜지스터의 채널부인 비정질 규소층은 표면의 결합되지 않은 땀글링 본드(dangling bond)로 인해 결함이 나타나는데, 채널부를 유기 절연막으로 덮을 경우 땀글링 본드가 여전히 남게 되어 결함이 존재한다.

【발명이 이루고자 하는 기술적 과제】

<17> 본 발명이 이루고자 하는 기술적 과제는 유기 절연막으로 인해 발생하는 문제점을 제거하는 것이다.

<18> 본 발명이 이루고자 하는 다른 기술적 과제는 개구율을 향상시키는 것이다.

【발명의 구성 및 작용】

- <19> 이러한 과제를 달성하기 위하여 본 발명에서는 보호막을 유전율이 낮은 무기 절연막으로 형성한다.
- <20> 본 발명에 따르면, 절연 기판 위에 게이트선 및 게이트 전극을 포함하는 게이트 배선이 형성되어 있고, 그 위에 게이트 절연막과 반도체층이 차례로 형성되어 있다. 데이터선, 소스 전극 및 드레인 전극을 포함하는 데이터 배선이 형성되어 있고, 드레인 전극을 드러내는 제1 접촉 구멍을 갖는 보호막이 형성되어 있다. 제1 접촉 구멍을 통해 드레인 전극과 연결되어 있는 화소 전극이 형성되어 있다. 여기서, 보호막은 유전율이 3.5 이하인 무기 절연막으로 이루어지는 것이 바람직하다.
- <21> 또한, 무기 절연막은 SiO:C 박막 또는 SiO:F 박막 중 어느 하나로 이루어질 수 있으며, 화학 기상 증착법을 사용하여 형성할 수 있다.
- <22> 여기서, 보호막의 두께는 5,000Å 내지 3 μ m인 것이 바람직하다.
- <23> 이때, 화소 전극은 데이터선과 중첩되어 있는 것이 바람직하며, 반도체층과 데이터 배선 사이에 저항성 접촉층이 더 형성되어 있을 수 있다.
- <24> 게이트 배선은 게이트선에 연결되어 있는 게이트 패드를 더 포함하고, 데이터 배선은 데이터선에 연결되어 있는 데이터 패드를 더 포함하며, 보호막은 게이트 패드 및 데이터 패드를 각각 드러내는 제2 및 제3 접촉 구멍을 가지고 있고, 화소 전극과 동일한 층으로 형성되어 있으며 제2 및 제3 접촉 구멍을 통해 게이

트 패드 및 데이터 패드와 각각 연결되어 있는 보조 게이트 패드 및 보조 데이터 패드를 더 포함할 수 있다.

<25> 이러한 본 발명에서는 보호막을 유전율이 3.5 이하로 낮은 무기 절연막으로 형성하여 유기 절연막으로 형성할 때 발생하는 문제를 해결하며, 데이터선과 화소 전극을 중첩시켜 형성하더라도 기생 용량이 크지 않고 개구율을 향상시킬 수 있다.

<26> 그러면, 첨부한 도면을 참조하여 본 발명의 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있을 정도로 상세히 설명한다.

<27> 먼저, 도 1 및 도 2를 참조하여 본 발명의 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판의 구조에 대하여 상세히 설명한다.

<28> 도 1은 본 발명의 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판을 도시한 배치도이고, 도 2는 도 1에서 II-II 선에 대한 단면도이다.

<29> 도 1 및 도 2에서와 같이, 절연 기판(10) 위에 알루미늄(Al) 또는 알루미늄 합금(Al alloy), 몰리브덴(Mo) 또는 몰리브덴-텅스텐 합금(MoW), 크롬(Cr), 탄탈륨(Ta) 등의 금속 또는 도전체로 이루어진 게이트 배선(21, 22, 23)이 형성되어 있다. 게이트 배선은 가로 방향으로 뻗어 있는 게이트선(21), 게이트선(21)의 일부인 게이트 전극(22), 게이트선(21)의 끝에 연결되어 외부로부터 주사 신호를 인가받아 게이트선(21)으로 전달하는 게이트 패드(23)를 포함한다.

- <30> 게이트 배선(21, 22, 23)은 단일층으로 형성할 수도 있지만, 이중층이나 삼중층으로 형성할 수도 있다. 이중층 이상으로 형성하는 경우에는 한 층은 저항이 작은 물질로 형성하고 다른 층은 다른 물질과의 접촉 특성이 좋은 물질로 만드는 것이 바람직하며, 그 예로 Cr/Al(또는 Al 합금)의 이중층 또는 Al/Mo의 이중층을 들 수 있다.
- <31> 게이트 배선(21, 22, 23) 위에는 질화 규소(SiN_x) 따위로 이루어진 게이트 절연막(30)이 형성되어 있다.
- <32> 게이트 절연막(30) 위에는 비정질 규소 따위의 반도체로 이루어진 반도체층(41)이 형성되어 있으며, 반도체층(41) 위에는 인(P)과 같은 n형 불순물이 도핑되어 있는 비정질 규소 따위의 반도체로 이루어진 저항성 접촉층(52, 53)이 게이트 전극(22)을 중심으로 양쪽으로 분리되어 형성되어 있다.
- <33> 저항성 접촉층(52, 53) 위에는 알루미늄 또는 알루미늄 합금, 몰리브덴 또는 몰리브덴-텅스텐 합금, 크롬, 탄탈륨 등의 금속 또는 도전체로 이루어진 데이터 배선(61, 62, 63, 64)이 형성되어 있다. 데이터 배선은 세로 방향으로 뻗어 있는 데이터선(61), 데이터선(61)의 일부인 소스 전극(62), 게이트 전극(22)을 중심으로 소스 전극(62)과 마주하는 드레인 전극(63), 데이터선(61)에 연결되어 외부로부터 화상 신호를 인가받아 데이터선(61)에 전달하는 데이터 패드(64)를 포함한다.
- <34> 데이터 배선(61, 62, 63, 64)도 게이트 배선(21, 22, 23)과 마찬가지로 단일층으로 형성할 수 있지만, 이중층이나 삼중층으로 형성할 수도 있다. 이중층

이상으로 형성하는 경우에는 한 층은 저항이 작은 물질로 형성하고 다른 층은 다른 물질과의 접촉 특성이 좋은 물질로 형성하는 것이 바람직하다.

<35> 데이터 배선(61, 62, 63, 64) 및 게이트 절연막(30) 위에는 유전율이 3.5 이하로 낮은(low-k) SiO:C 박막 또는 SiO:F 박막과 같은 무기 절연막으로 이루어진 보호막(70)이 형성되어 있다. 보호막(70)은 게이트 절연막(30)과 함께 게이트 패드(23)를 드러내는 접촉 구멍(73)을 가지고 있을 뿐만 아니라, 데이터 패드(64)를 드러내는 접촉 구멍(74)과 드레인 전극(63)을 드러내는 접촉 구멍(72)을 가지고 있다.

<36> 보호막(70) 위에는 ITO(indium tin oxide) 또는 IZO(indium zinc oxide)와 같은 투명 도전 물질로 이루어진 화소 전극(80), 보조 게이트 패드(83) 및 보조 데이터 패드(84)가 형성되어 있다.

<37> 화소 전극(80)은 접촉 구멍(72)을 통하여 드레인 전극(63)과 연결되어 화상 신호를 전달받으며, 데이터선(61)과 중첩되어 형성되어 있다. 보조 게이트 패드(83)와 보조 데이터 패드(84)는 접촉 구멍(73, 74)을 통해 게이트 패드(23) 및 데이터 패드(64)와 각각 연결되어 있으며, 이들은 패드(23, 64)와 외부 회로 장치와의 접촉성을 보완하고 패드(23, 64)를 보호하는 역할을 한다.

<38> 여기서, 보호막(70)이 SiO:C 박막 또는 SiO:F 박막과 같이 유전율이 3.5 이하로 낮은 무기 절연막으로 형성되어 있으므로 데이터선(61)과 화소 전극(80)을 중첩시켜 형성하더라도 기생 용량이 작아서 신호 간섭으로 인한 문제점이 적다. 반면, 65% 이상의 개구율을 확보할 수 있어서 개구율을 향상시킬 수 있다.

- <39> 그러면, 본 발명의 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판의 제조 방법에 대하여 도 3a 내지 도 6b, 앞서의 도 1 및 도 2를 참조하여 설명한다.
- <40> 먼저, 도 3a 및 도 3b에서와 같이, 절연 기판(10) 위에 게이트 배선용 도전체 또는 금속을 스퍼터링(sputtering) 따위의 방법으로 1,000Å 내지 3,000Å의 두께로 증착하고 마스크를 이용한 사진 식각 공정으로 패터닝하여 게이트선(21), 게이트 전극(22) 및 게이트 패드(23)를 포함하는 게이트 배선을 형성한다.
- <41> 다음, 도 4a 및 도 4b에서와 같이, 게이트 절연막(30), 비정질 규소층 및 n형 불순물이 도핑된 비정질 규소층을 화학 기상 증착법(CVD : chemical vapor deposition) 따위를 이용하여 각각 1,500Å 내지 5,000Å, 500Å 내지 1,500Å 및 300Å 내지 600Å의 두께로 차례로 증착하고, 상부의 두 층을 마스크를 이용한 사진 식각 공정으로 패터닝하여 반도체층(41) 및 저항성 접촉층(51)을 형성한다.
- <42> 다음, 도 5a 및 도 5b에서와 같이, 데이터 배선용 도전체 또는 금속을 스퍼터링 따위의 방법으로 1,500Å 내지 3,000Å의 두께로 증착하고, 마스크를 이용한 사진 식각 공정으로 패터닝하여 데이터선(61), 소스 전극(62), 드레인 전극(63) 및 데이터 패드(64)를 포함하는 데이터 배선을 형성한다. 다음, 소스 전극(62)과 드레인 전극(63)으로 가리지 않은 저항성 접촉층(51)을 제거하여 두 부분(52, 53)으로 분리한다.

<43> 다음, 도 6a 및 도 6b에서와 같이, 3MS(tri-methyl silane) 소스를 이용한 화학 기상 증착법을 이용하여 5,000 Å 내지 3 μ m의 두께로 SiO:C 박막을 증착하여 보호막(70)을 형성한 후, 마스크를 이용한 사진 식각 공정으로 패터닝하여 드레인 전극(63), 게이트 패드(23) 및 데이터 패드(64)를 각각 드러내는 접촉 구멍(72, 73, 74)을 형성한다. 여기서, 보호막(70)의 예로 SiO:C 박막을 사용한 것을 예로 들었으나 유전율이 3.5 이하인 다른 무기 절연막을 사용할 수도 있으며, 화학 기상 증착법 외에도 다른 증착 방법을 사용할 수도 있다.

<44> 다음, 앞서의 도 1 및 도 2에서와 같이, 보호막(70) 위에 ITO 또는 IZO와 같은 투명 도전 물질을 스퍼터링 따위의 방법으로 400 Å 내지 500 Å의 두께로 증착하고, 마스크를 이용한 사진 식각 공정으로 패터닝하여 화소 전극(80), 보조 게이트 패드(83) 및 보조 데이터 패드(84)를 형성한다.

<45> 여기서, 보호막(70)을 무기 절연막으로 형성하면 유기 절연막으로 형성할 때에 비해 다음과 같은 장점이 있다.

<46> 먼저, 유기 절연막으로 형성할 때보다 공정 단가가 줄어들고, 화학 기상 증착법은 양산에 적용되고 있는 안정한 방법이므로 신뢰성이 확보된다.

<47> 다음, 화학 기상 증착법으로 형성된 무기 절연막은 다른 막과의 접착성 및 단차(step coverage)가 우수하고, 유기 절연막에 비해 내열성이 우수하고 공정 상에 있어서 사진 공정이 쉽고 공정 수가 적다.

<48> 다음, 유기 절연막을 형성하는 경우에는 유기 절연막이 접촉 구멍에서 완전히 제거되지 않거나 기타 여러 가지 원인으로 인해 접촉 저항이 증가하는 문제점이 있으나, 무기 절연막을 형성하는 경우에는 접촉 저항이 증가하지 않는다.

<49> 다음, 유기 절연막을 형성하기 전에 반도체층이 드러나는 채널부를 보호하기 위해 질화 규소막을 형성하기도 하는데, 이러한 경우에 접촉 구멍을 형성하는 과정에서 유기 절연막 하부로 질화 규소막이 식각되는 언더컷이 발생하는 문제점이 있으나, 무기 절연막을 형성하면 질화 규소막을 형성할 필요가 없으므로 그러한 문제가 발생하지 않는다. 유기 절연막은 상부에 금속막을 증착할 때의 온도와 증착 금속에 따라 접착력, 얼룩 등에 취약하지만, 무기 절연막은 그러한 문제가 발생하지 않는다.

【발명의 효과】

<50> 이와 같이 본 발명에서는 보호막을 유전율이 낮은 무기 절연막으로 형성하여 데이터선과 화소 전극을 중첩시켜 형성하더라도 기생 용량이 크지 않고 개구율을

<51> 향상시킬 수 있으며, 유기 절연막으로 형성하였을 때 나타나는 문제점을 개선할 수 있다.



1020010009675

출력 일자: 2002/1/25

【특허 청구범위】**【청구항 1】**

절연 기판,

상기 기판 위에 형성되어 있는 게이트선 및 게이트 전극을 포함하는 게이트 배선,

상기 게이트 배선을 덮고 있는 게이트 절연막,

상기 게이트 절연막 위에 형성되어 있는 반도체층,

데이터선, 소스 전극 및 드레인 전극을 포함하는 데이터 배선,

상기 드레인 전극을 드러내는 제1 접촉 구멍을 갖는 보호막,

상기 제1 접촉 구멍을 통해 상기 드레인 전극과 연결되어 있는 화소 전극을 포함하며,

상기 보호막은 유전율이 3.5 이하인 무기 절연막으로 이루어진 액정 표시 장치용 박막 트랜지스터 기판.

【청구항 2】

제1항에서,

상기 무기 절연막은 $\text{SiO}_2\text{:C}$ 박막 또는 $\text{SiO}_2\text{:F}$ 박막 중 어느 하나로 이루어진 액정 표시 장치용 박막 트랜지스터 기판.

【청구항 3】

제1항에서,

상기 무기 절연막은 화학 기상 증착법을 사용하여 형성하는 액정 표시 장치용 박막 트랜지스터 기판.

【청구항 4】

제1항에서,

상기 보호막의 두께는 5,000Å 내지 3 μ m인 액정 표시 장치용 박막 트랜지스터 기판.

【청구항 5】

제1항에서,

상기 화소 전극은 상기 데이터선과 중첩되어 있는 액정 표시 장치용 박막 트랜지스터 기판.

【청구항 6】

제1항에서,

상기 반도체층과 상기 데이터 배선 사이에 형성되어 있는 저항성 접촉층을 더 포함하는 액정 표시 장치용 박막 트랜지스터 기판.

【청구항 7】

제1항에서,

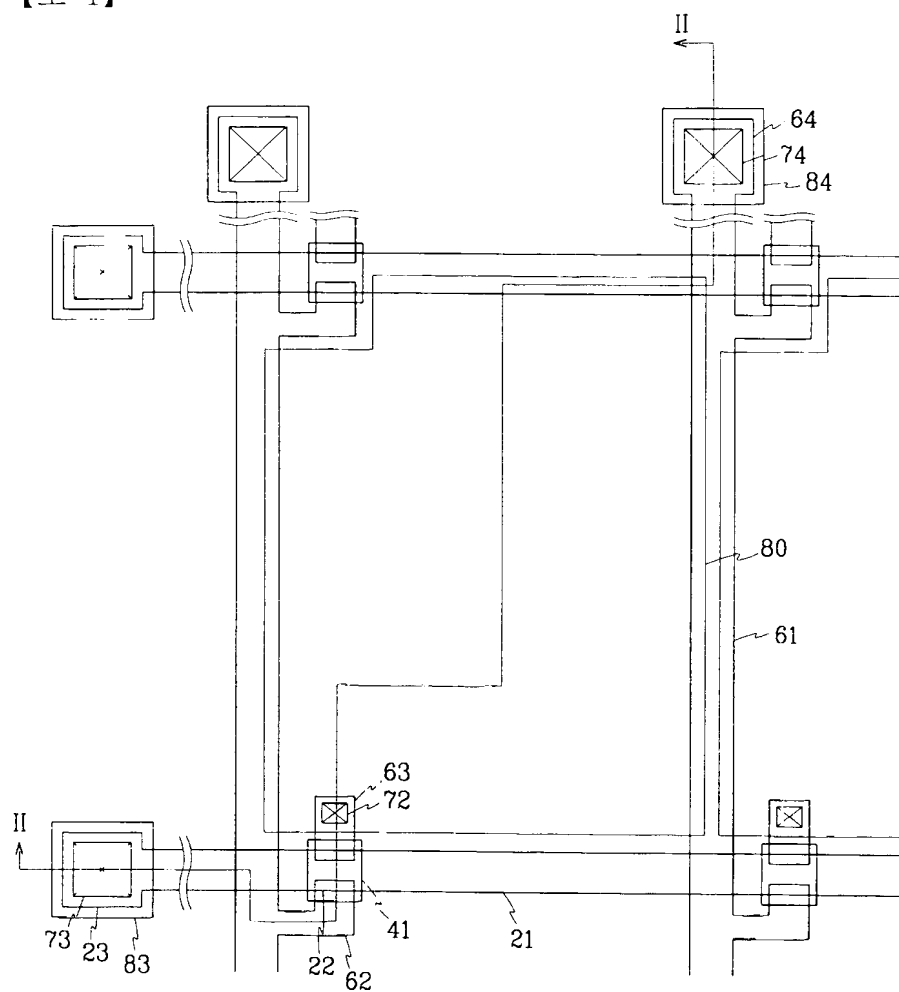
상기 게이트 배선은 상기 게이트선에 연결되어 있는 게이트 패드를 더 포함하고, 상기 데이터 배선은 상기 데이터선에 연결되어 있는 데이터 패드를 더 포함하며,

상기 보호막은 상기 게이트 패드 및 상기 데이터 패드를 각각 드러내는 제2 및 제3 접촉 구멍을 가지고 있고,

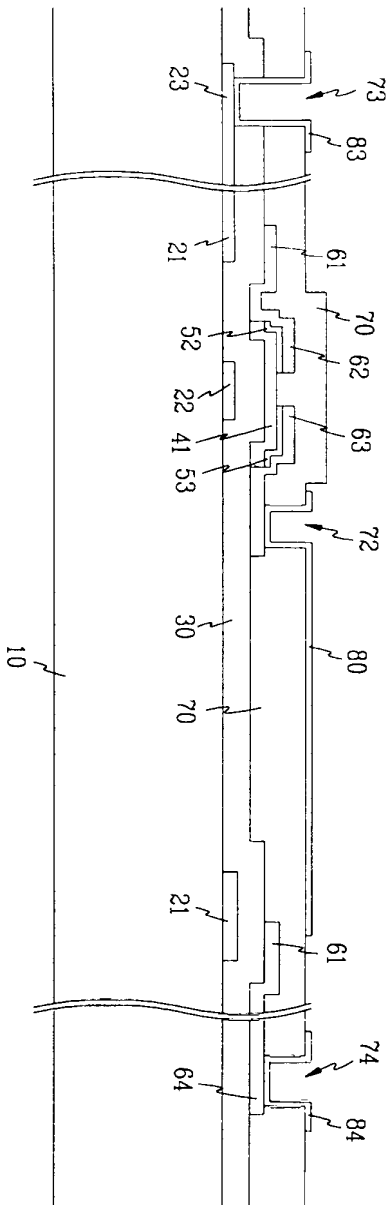
상기 화소 전극과 동일한 층으로 형성되어 있으며 상기 제2 및 제3 접촉 구멍을 통해 상기 게이트 패드 및 상기 데이터 패드와 각각 연결되어 있는 보조 게이트 패드 및 보조 데이터 패드를 더 포함하는 액정 표시 장치용 박막 트랜지스터 기판.

【도면】

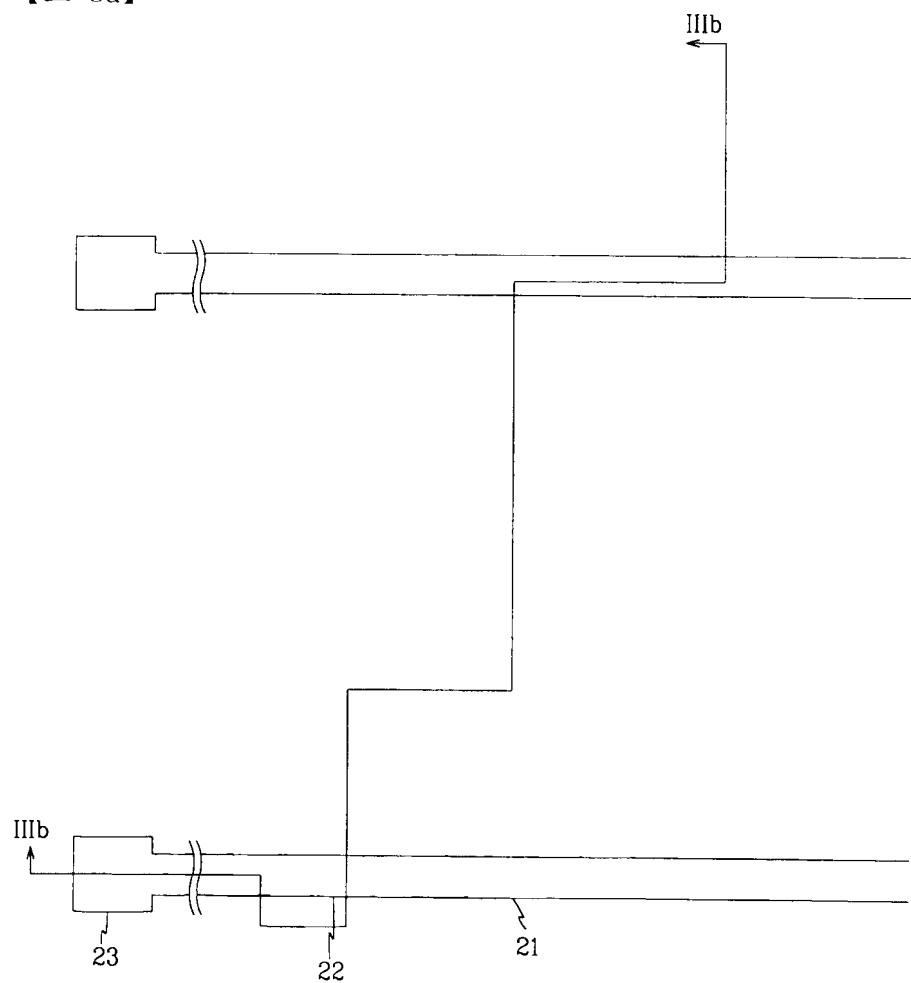
【도 1】



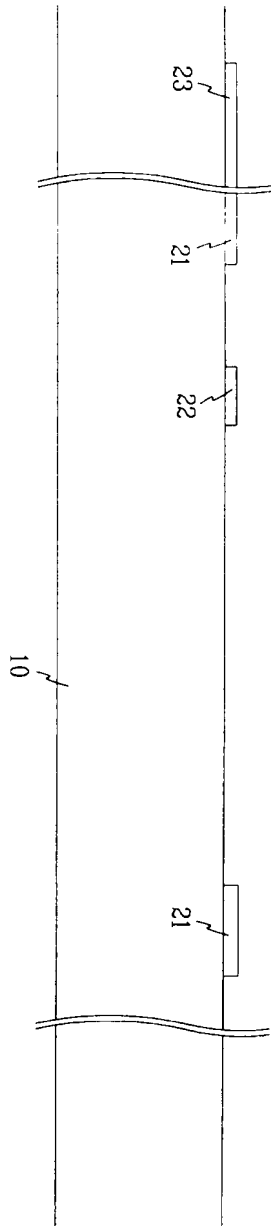
【도 2】



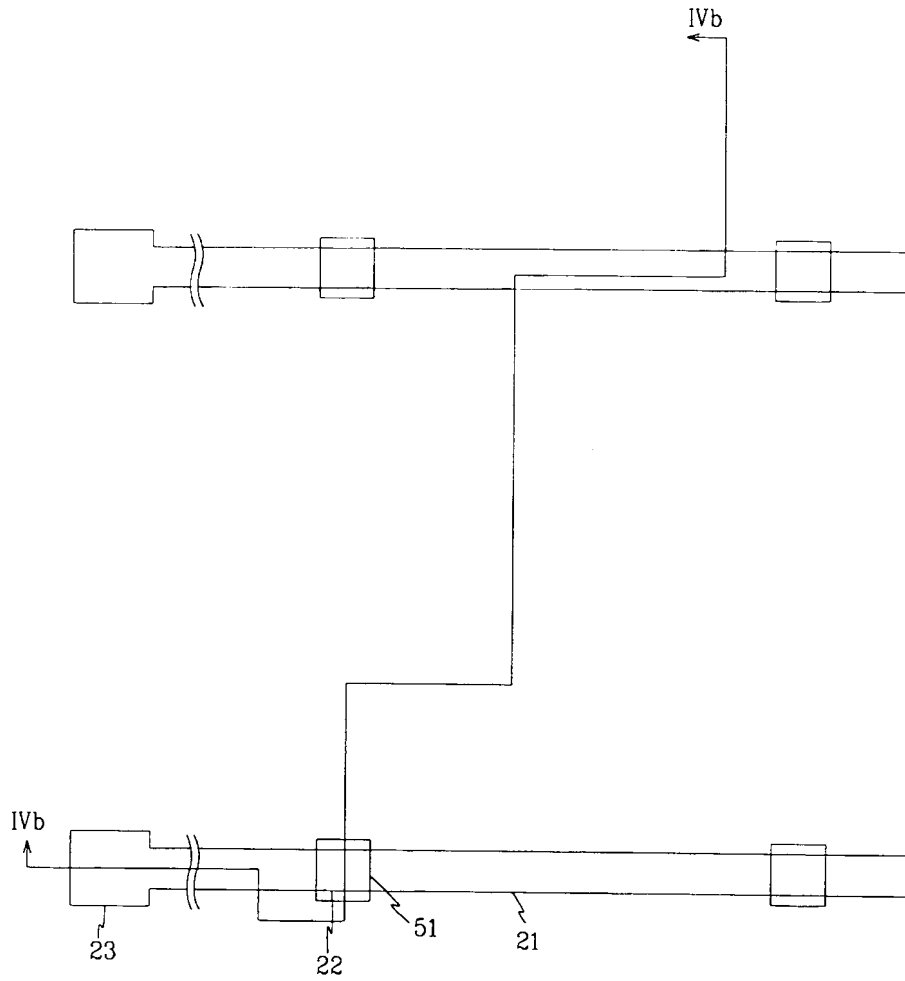
【도 3a】



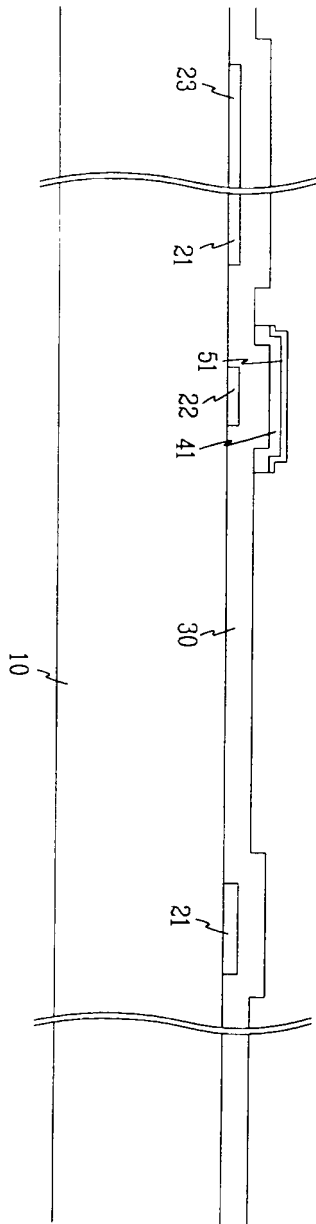
【도 3b】



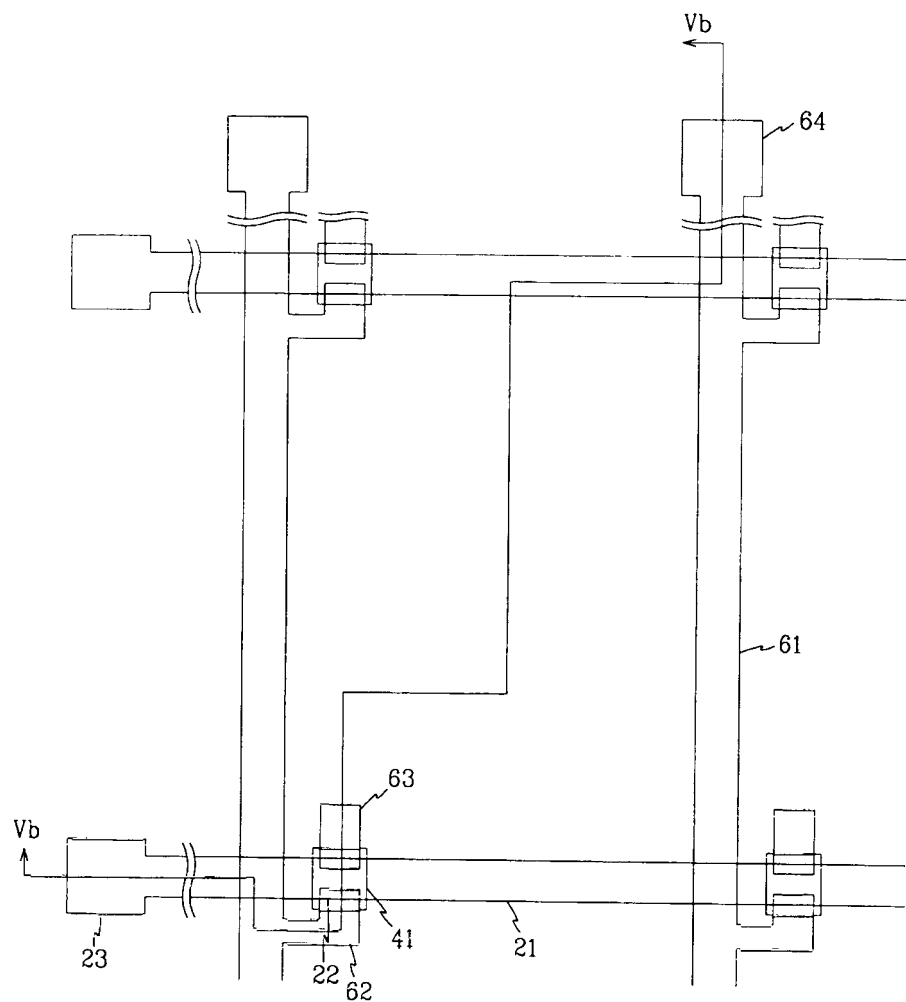
【도 4a】



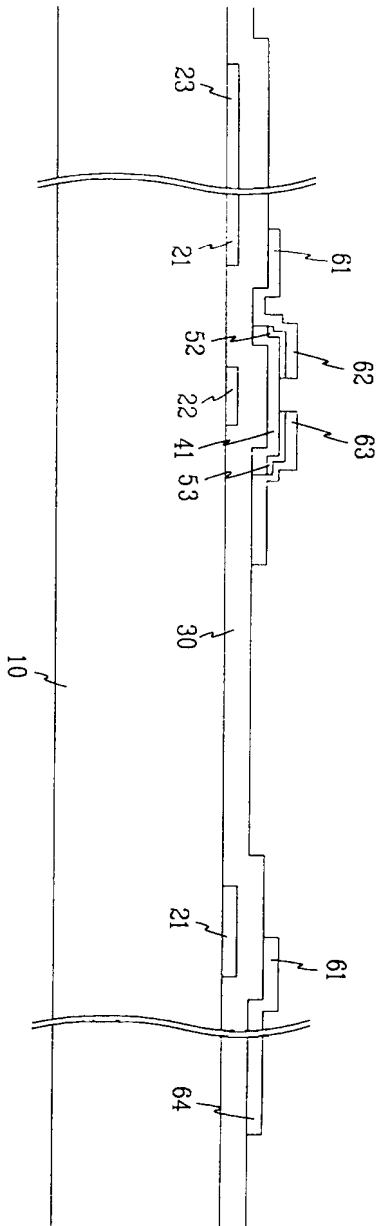
【도 4b】



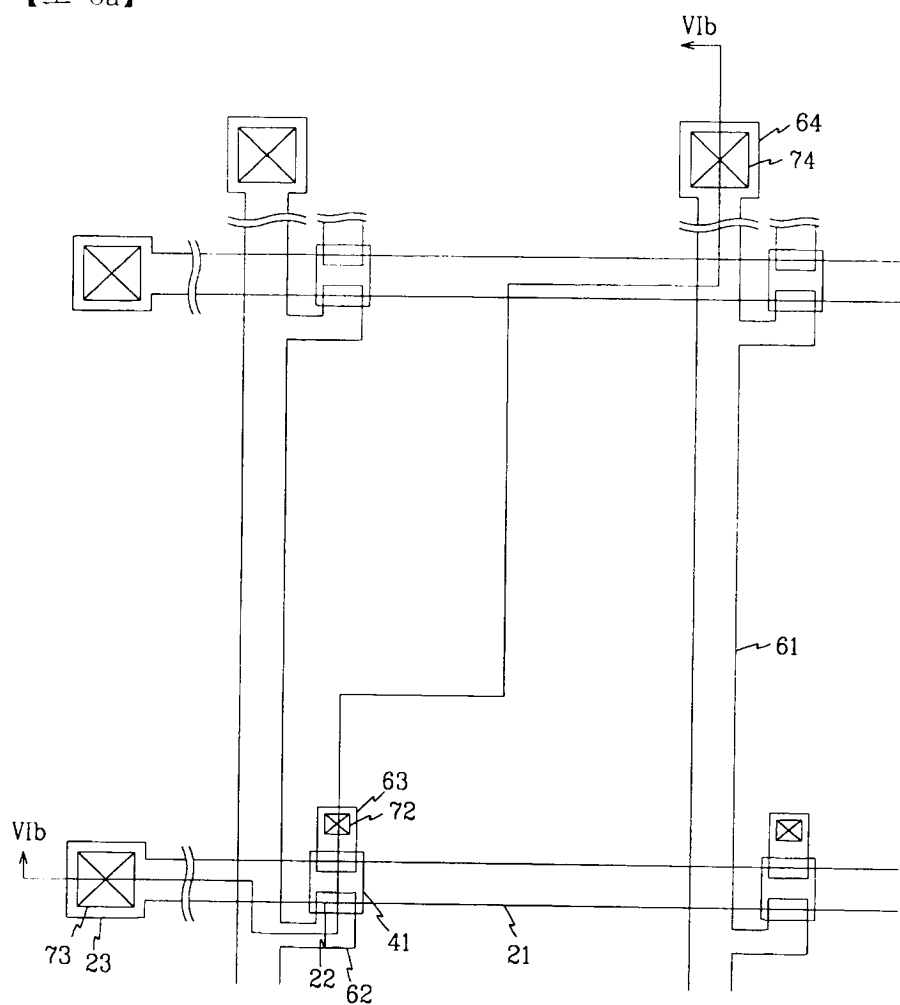
【도 5a】



【도 5b】



【도 6a】



【도 6b】

